



NS4145 用户手册 V1.2

深圳市纳芯威科技有限公司

2011 年 8 月

目 录

功能说明	5
1 主要特性	5
2 应用领域	5
3 典型应用电路.....	5
4 极限参数	6
5 电气特性	6
6 芯片管脚描述.....	7
6.1 DFN(2×2)-8 管脚分配图	7
6.2 MSOP8 和SOP8 管脚分配图.....	8
6.3 管脚功能描述	8
6.4 芯片印章说明	8
7 NS4145 典型参考特性.....	9
8 NS4145 应用说明.....	12
8.1 原理框图	12
8.2 工作原理	12
8.3 无需输出滤波器	12
8.4 上电,掉电噪声抑制	12
8.5 EMI增强技术.....	12
8.6 NCN功能.....	13
8.7 CTRL引脚设置	14
8.8 系统时序	15
8.9 效率	16
8.10 Bypass引脚.....	16
8.11 保护电路	16
8.12 应用信息	16
8.13 Layout 建议.....	17
9 芯片的封装.....	18
9.1 DFN(2×2)-8 封装尺寸图	18
9.2 MSOP-8 封装尺寸图	19
9.3 SOP-8 封装尺寸图.....	20

图目录

图 1 NS4145 单端输入方式应用图	5
图 2 DFN(2×2)-8 管脚分配图 (top view).....	7
图 3 MSOP8 和SOP8 管脚分配图 (top view).....	8
图 4 印章说明	8
图 5 NS4145 功能框图	12
图 6 EMI测试频谱图	13
图 7 NCN功能示意图	14
图 8 CTRL引脚外接器件设置 (1)	14
图 9 CTRL引脚外接器件设置 (2)	15
图 10 系统工作时序示意图	15
图 11 差分输入方式	16
图 12 单端输入方式	16
图 13 磁珠与电容	17
图 14 Layout尺寸建议	17
图 15 DFN(2×2)-8 封装尺寸图	18
图 16 MSOP-8 封装尺寸图	19
图 17 SOP-8 封装尺寸图	20

表目录

表 1 芯片最大物理极限值	6
表 2 NS4145 电气特性表	6
表 3 NS4145 管脚描述	8
表 4 NCN参数设置	13
表 5 工作模式(1).....	14
表 6 CTRL外围器件设置	14
表 7 工作模式(2).....	15

功能说明

NS4145 是一款防破音、超低 EMI、无需滤波器 3W 单声道 D 类音频功率放大器。先进的无破音 (Non-Crack-Noise) 功能可以通过检测输出的破音失真, 自动调整系统增益, 不仅有效避免了大功率过载输出对喇叭的损坏, 同时带来高质量的听觉感受。

NS4145 采用先进的技术, 在全带宽范围内极大地降低了 EMI 干扰, 最大限度地减少对其他部件的影响。

NS4145 内置过流保护、过热保护及欠压保护功能, 有效地保护芯片在异常工作状况下不被损坏。并且利用扩频技术充分优化全新电路设计, 高达 90% 的效率更加适合于手机及其他便携式音频产品。

NS4145 无需滤波器的 PWM 调制结构及增益内置方式减少了外部元件、PCB 面积和系统成本。

NS4145 提供 DFN(2×2)-8, MSOP8 和 SOP8 封装, 额定的工作温度范围为 -40°C 至 85°C。

1 主要特性

- 先进的防破音 (NCN) 功能, NCN1, NCN2, NCNOFF 三种模式可选
- 优异的全带宽 EMI 抑制能力
- 优异的“上电, 掉电”噪声抑制
- 3W 输出功率 (10% THD、5V 电源、4Ω 负载)
- 0.05% THD+N (1W 输出功率、5V 电源)
- 无需滤波器 Class-D 结构
- 高达 90% 的效率
- 高 PSRR: -80dB (217Hz)
- 低静态电流 (3.5mA)
- 工作电压范围: 2.2V~5.25V
- 过流保护、过热保护、欠压保护
- DFN(2×2)-8, MSOP8 和 SOP8 封装

2 应用领域

- 移动电话 (手机等)
- MP3/PMP
- Mini 音箱
- 数码相框

3 典型应用电路

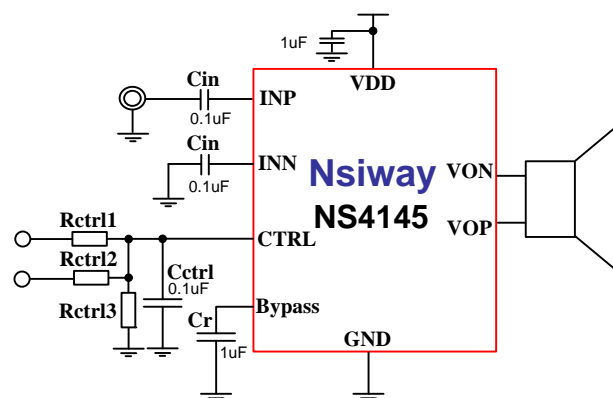


图1 NS4145 单端输入方式应用图

4 极限参数

表1 芯片最大物理极限值

参数		最小值	最大值	单位
电源电压 V_{DD}		-0.3	6.0	V
INP,INN,CTRL 引脚电压		-0.3	$V_{DD}+0.3$	V
最大结温			150	$^{\circ}\text{C}$
存储温度范围		-65	150	$^{\circ}\text{C}$
引脚温度（焊接 10 秒）			260	$^{\circ}\text{C}$
$\theta_{JC}(\text{SOP})$			35	$^{\circ}\text{C}/\text{W}$
$\theta_{JA}(\text{SOP})$			150	$^{\circ}\text{C}/\text{W}$
$\theta_{JC}(\text{MSOP})$			56	$^{\circ}\text{C}/\text{W}$
$\theta_{JA}(\text{MSOP})$			190	$^{\circ}\text{C}/\text{W}$
$\theta_{JA}(\text{DFN})$			70	$^{\circ}\text{C}/\text{W}$
ESD 防护电压			+/-8000	V
Latch-up	+IT		150	mA
	-IT		-150	mA

注 1：在极限值之外或任何其他条件下，芯片的工作性能不予保证。

5 电气特性

限定条件：： $T_A=25^{\circ}\text{C}$ （除非特别说明）

表2 NS4145 电气特性表

符号	参数	测试条件	最小值	标准值	最大值	单位
电学特性						
$ V_{OS} $	输出失调电压	$V_{IN}=0\text{V}$, $A_V=9\text{V}/\text{V}$, $V_{DD}=2.2\text{V}$ to 5.25V		5	20	mV
I_Q	静态电流	$V_{DD}=3.6\text{V}$		3.5		mA
I_{SD}	关断电流	$V_{DD}=3.6\text{V}$, CTRL=0V		0.1		μA
PSRR	电源抑制比	217Hz			-80	dB
		20KHz			-72	dB
CMRR	共模抑制比			-70		dB
f_{SW}	调制频率	$V_{DD}=2.2\text{V}$ to 5.25V		400		kHz
A_V	放大倍数			15.6		dB
工作特性						
P_O	输出功率 (NCNOFF 模式)	THD+N=10%, $f=1\text{kHz}$, $R_L=4\Omega$, $V_{DD}=5\text{V}$		3.0		W
		THD+N=1%, $f=1\text{kHz}$, $R_L=4\Omega$, $V_{DD}=5\text{V}$		2.1		W
		THD+N=10%, $f=1\text{kHz}$, $R_L=8\Omega$, $V_{DD}=5\text{V}$		1.8		W

		THD+N=1%, f=1kHz, R _L =8Ω, V _{DD} =5V		1.3		W
THD+N	总谐波失真 +噪声	V _{DD} =5V, P _o =0.5W, R _L =8Ω, f=1kHz		0.05		%
		V _{DD} =5V, P _o =1W, R _L =4Ω, f=1kHz		0.05		%
η	效率	P _o =1W, R _L =8Ω, f=1kHz		90		%
t _{ST}	启动时间			30		ms
t _{WK}	唤醒时间		35			ms
t _{SD}	关断时间		80			ms
t _{MOD}	模式转换时间		0.1			ms
NCN						
V _{NCN1}	NCN1 模式 电压阈值		1.2		V _{DD}	V
V _{NCN2}	NCN2 模式 电压阈值		0.80		1.10	V
V _{NCNO}	NCNOFF 模式 电压阈值		0.36		0.68	V
V _{SD}	关断模式 电压阈值		0		0.14	V
t _{AT1}	Attack time 1	V _{DD} =3.6V		45		ms
t _{RL1}	Release time 1	V _{DD} =3.6V		2.5		s
t _{AT2}	Attack time 2	V _{DD} =3.6V		10		ms
t _{RL2}	Release time 2	V _{DD} =3.6V		1.1		s
A _{MAX}	最大衰减增益			-10		dB

6 芯片管脚描述

6.1 DFN(2×2)-8 管脚分配图

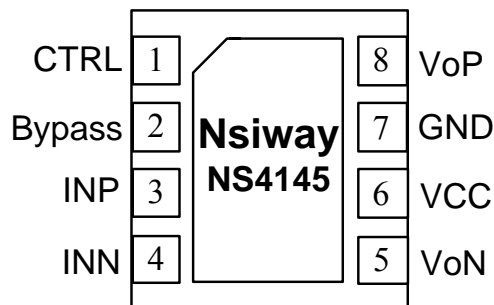


图2 DFN(2×2)-8 管脚分配图 (top view)

6.2 MSOP8 和 SOP8 管脚分配图

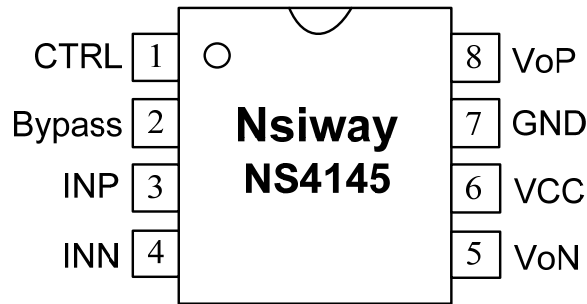


图3 MSOP8 和 SOP8 管脚分配图 (top view)

6.3 管脚功能描述

表3 NS4145 管脚描述

管脚号	符号	功能描述
1	CTRL	关断及 NCN 模式控制
2	Bypass	内部共模电压旁路电容
3	INP	正相音频输入
4	INN	反相音频输入
5	VoN	反相音频输出
6	VCC	电源输入
7	GND	地
8	VoP	正相音频输出

6.4 芯片印章说明

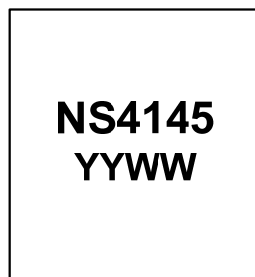
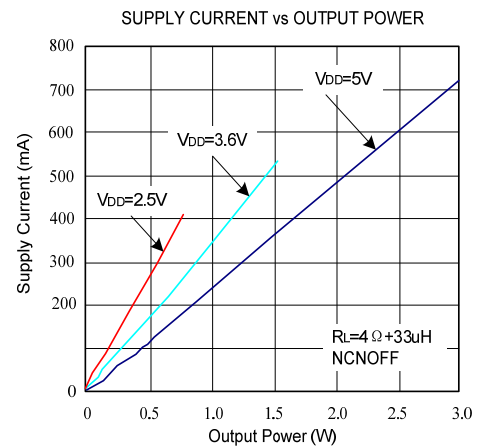
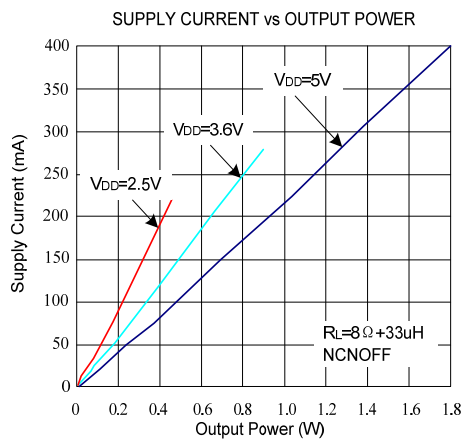
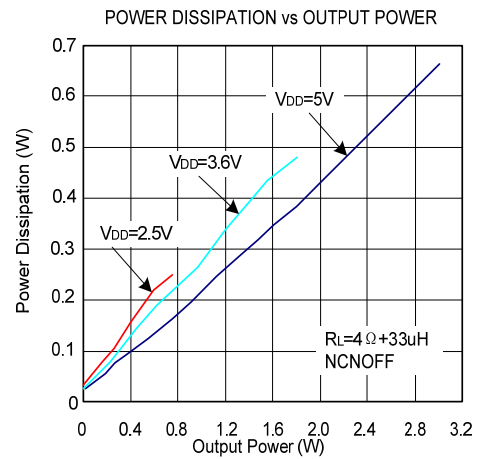
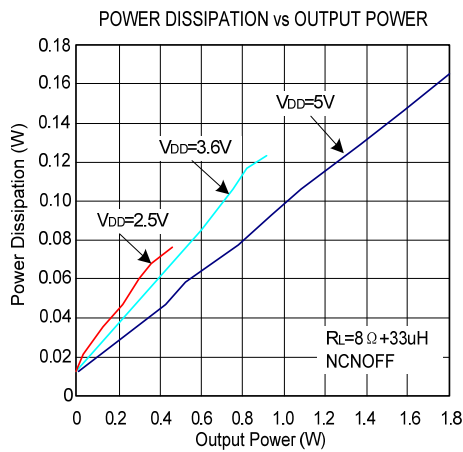
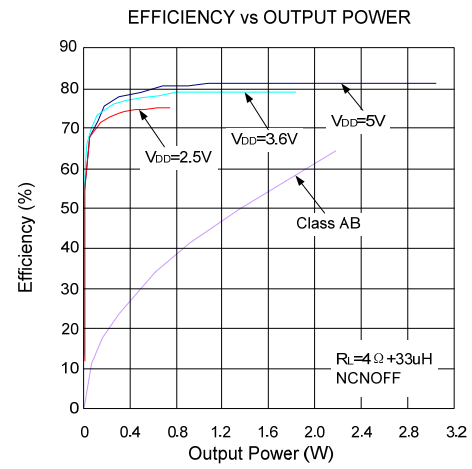
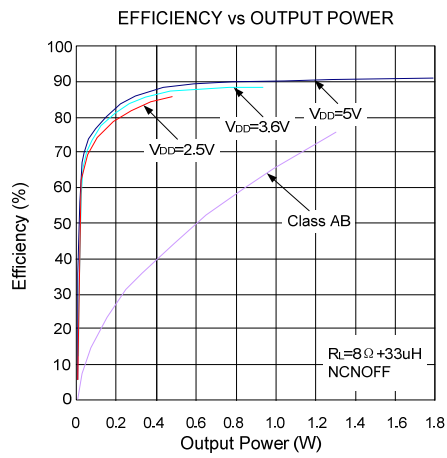


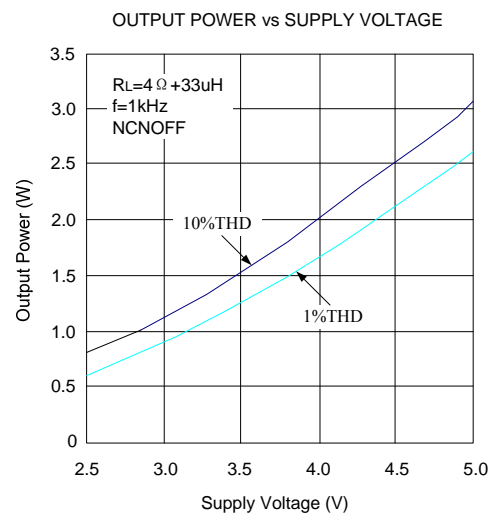
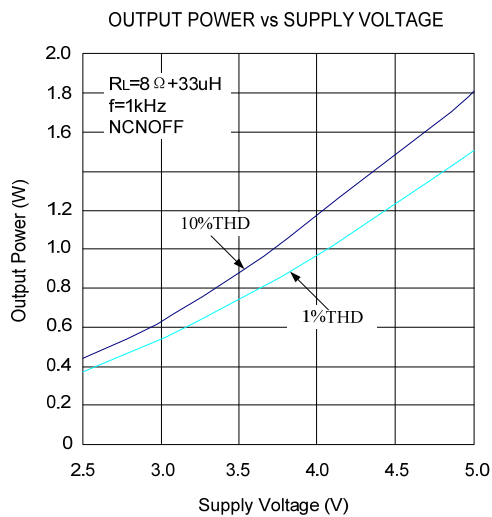
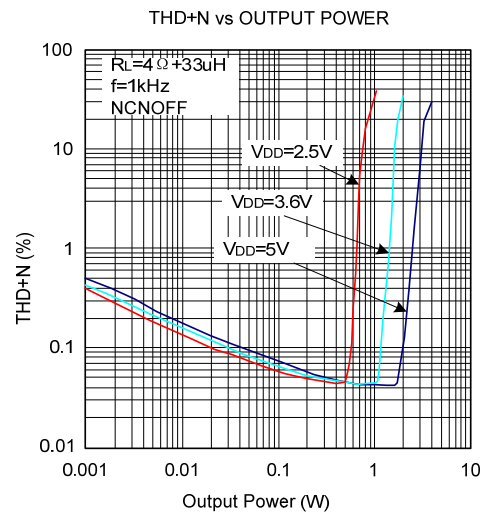
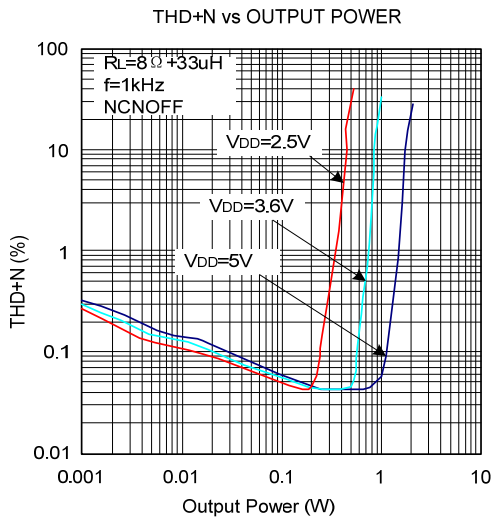
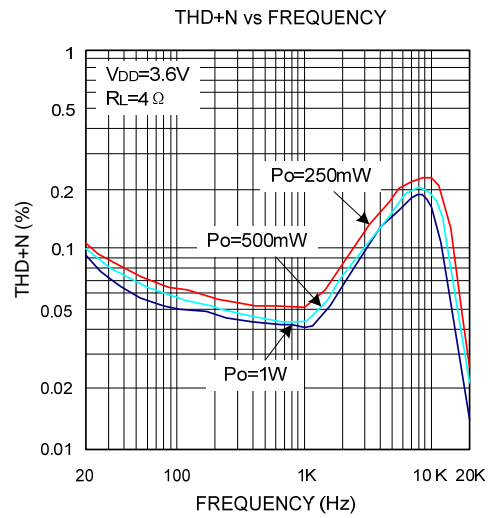
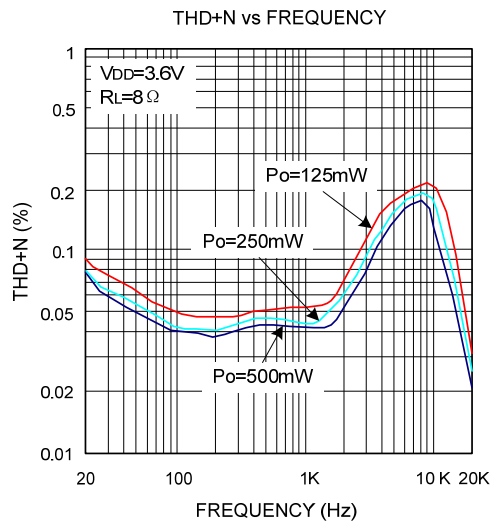
图4 印章说明

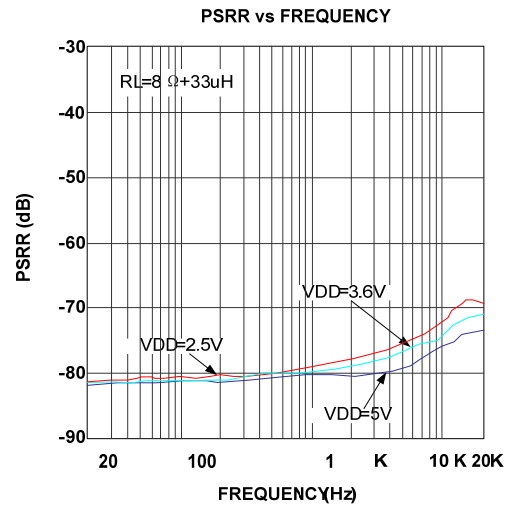
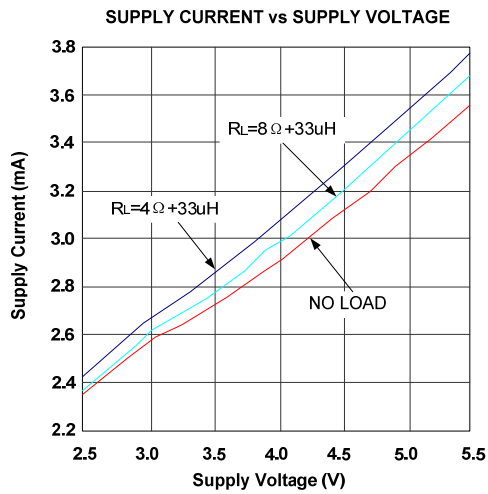
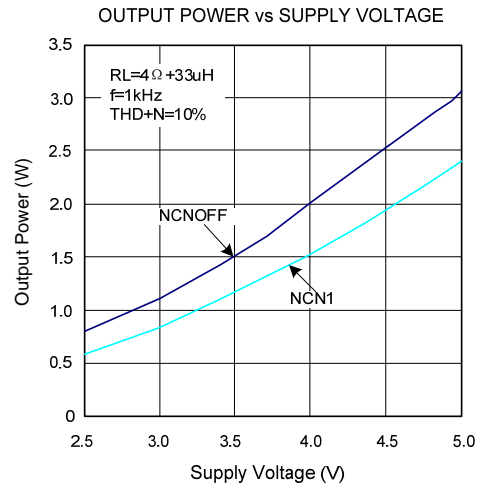
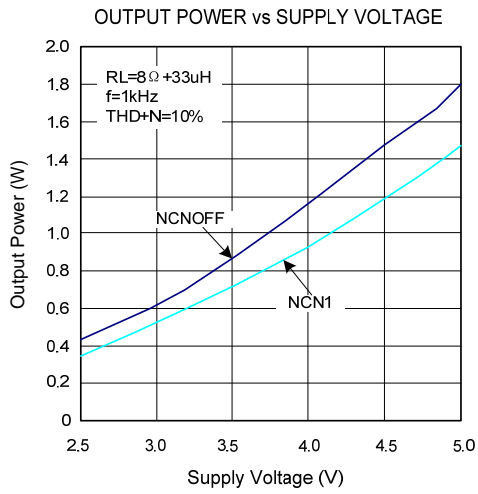
NS: 代表公司商标

4145: 代表产品型号 4145

YYWW: 代表封装年周号

7 NS4145 典型参考特性






8 NS4145 应用说明

8.1 原理框图

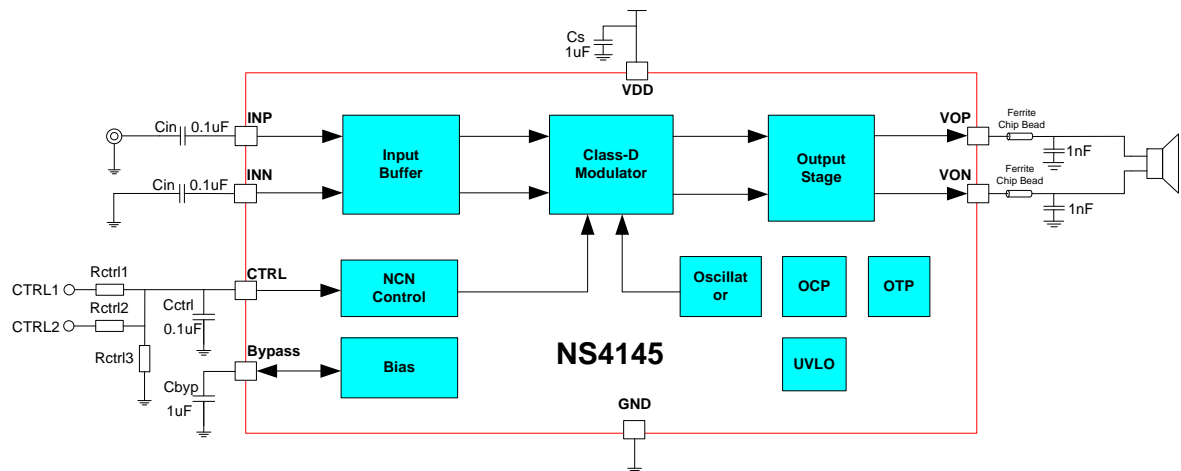


图5 NS4145 功能框图

8.2 工作原理

NS4145 是一款防破音、超低 EMI、无需滤波器 3W 单声道 D 类音频功率放大器。在 5V 电源下，能够向 4Ω 负载提供 3W 的功率，并具有高达 90% 的效率。先进的无破音（Non-Crack-Noise）功能可以通过检测输出的破音失真，自动调整系统增益，不仅有效避免了大功率过载输出对喇叭的损坏，同时带来高质量的听音感受。

NS4145 采用先进的技术，在全带宽范围内极大地降低了 EMI 干扰，最大限度地减少对其他部件的影响。

NS4145 无需滤波器的 PWM 调制结构及增益内置方式减少了外部元件数目、PCB 面积和系统成本，利用扩展频谱技术充分优化全新电路设计。芯片内置过流保护、过热保护和欠压保护功能，在异常工作条件下关断芯片，有效地保护芯片不被损坏，当异常条件消除后，NS4145 自动恢复工作。

8.3 无需输出滤波器

NS4145 采用无需输出滤波器的 PWM 调制方式，省去了传统 D 类放大器的 LC 滤波器，提高了效率，提供了一个更小面积，更低成本的实现方案。

8.4 上电,掉电噪声抑制

NS4145 内置上电，掉电噪声抑制电路，有效地消除了系统在上电、下电、唤醒和关断操作时可能出现的瞬态噪声。

8.5 EMI 增强技术

NS4145 内置 EMI 增强技术。采用先进的技术，在全带宽范围内极大地降低了 EMI 干扰，最大限度地减少对其他部件的影响。如图 6 所示。

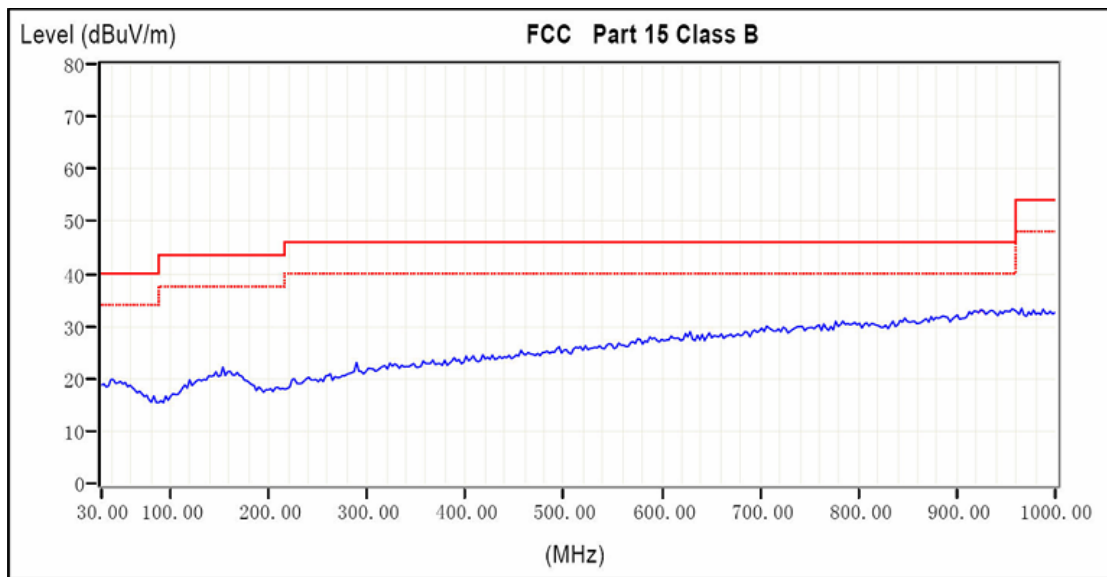


图6 EMI 测试频谱图

8.6 NCN功能

音频应用中，输入信号过大或电池电压下降等因素都会导致音频放大器的输出信号发生不希望的破音失真，并且过载的信号会对扬声器造成永久性损伤。NS4145 先进的防破音（NCN）功能可以通过检测放大器输出的破音失真，自动调整系统增益，使得输出音频信号不失真，不仅有效地避免了大功率过载输出对喇叭的损坏，同时带来高质量的听音感受。

NS4145 提供三种 NCN 工作模式：NCN1、NCN2、NCNOFF，可以通过 CTRL 引脚的电平设置来分别进入三种模式。

启动时间（Attack Time）是指从发生破音失真到系统增益调节完成的时间间隔。

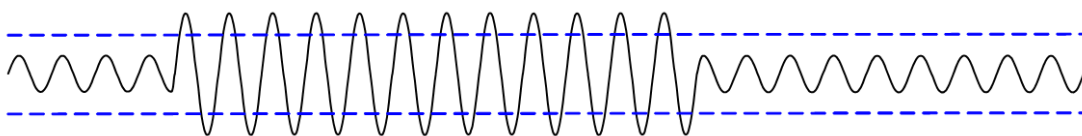
释放时间（Release Time）是指从破音失真消失到系统完全退出增益衰减状态的时间间隔。

NCN1 与 NCN2 模式的启动时间和释放时间如表 4 所示。

表4 NCN 参数设置

模式	启动时间	释放时间
NCN1	45ms	2.5ms
NCN2	10ms	1.1ms

假设不受电源电压限制时的音频输出信号



NCNOFF 模式下的音频输出信号



NCN1 模式下的音频输出信号

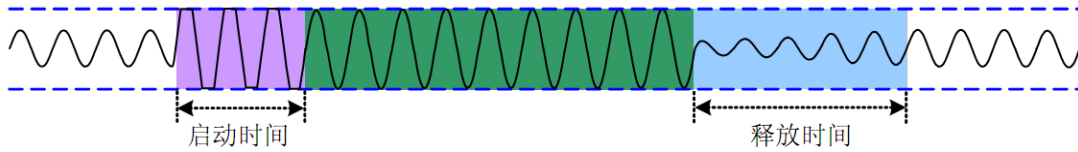


图7 NCN 功能示意图

8.7 CTRL引脚设置

通过设置 CTRL 引脚的电平值，可以分别进入 NS4145 的各种工作模式，如表 5 所示。CTRL 引脚的外接电阻连接方式如图 8 所示。CTRL1 与 CTRL2 端口的电平值通过 GPIO 接口设置为“H”（ V_{IO} ）或者“L”（GND）。

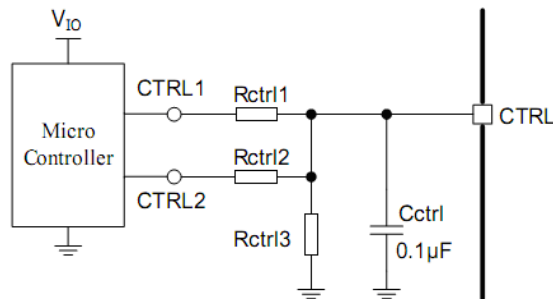


图8 CTRL 引脚外接器件设置（1）

表5 工作模式(1)

CTRL1	CTRL2	Mode
H	H	NCN1
H	L	NCN2
L	H	NCNOFF
L	L	SHUTDOWN

在应用中，依据 GPIO 接口电压 V_{IO} (1.8V~5V)设置相应的电阻大小组合，如表 6 所示。电阻 Rctrl1、Rctrl2、Rctrl3 的阻值偏差要求在 1%以内。CTRL 引脚连接到地的旁路电容 Cctrl (0.1 μ F) 可以防止噪声干扰，实现稳定电平的作用。

表6 CTRL 外围器件设置

V_{IO}	1.8V	2.6V	2.8V	3.0V	3.3V	5V
Rctrl1	27K Ω	33 K Ω	33 K Ω	33 K Ω	33 K Ω	56K Ω
Rctrl2	56K Ω	68 K Ω	68 K Ω	68 K Ω	68 K Ω	120 K Ω
Rctrl3	82 K Ω	27K Ω	24 K Ω	22 K Ω	18 K Ω	15 K Ω

如果系统仅用到 NCN1 与 SHUTDOWN 两种模式，那么可以通过简化的外接电阻和电容来实现。CTRL 引脚设置如图 9 和表 7 所示。RC 时间常数要求设置为 1ms 或更大以防止噪声干扰。

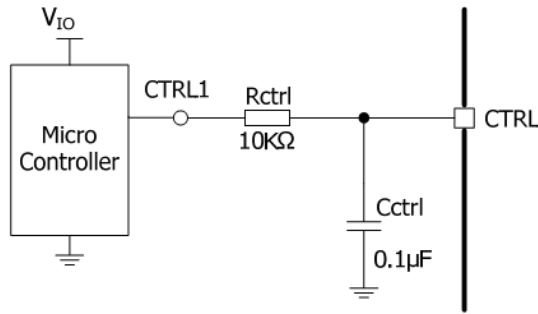


图9 CTRL 引脚外接器件设置 (2)

表7 工作模式(2)

CTRL1	Mode
H	NCN1
L	Shutdown

8.8 系统时序

芯片上电或唤醒操作时，如果希望进入 NCN2 或者 NCNOFF 模式，那么需要先进入 NCN1 模式之后才能够再进入所希望的模式。对于图 8 的应用方式，须先将 CTRL1 与 CTRL2 都设置为“高”电平之后再进入所期望的状态。器件掉电或关断后，须经过 t_{SD} 的时间间隔后，才能进行上电或唤醒操作。CTRL 引脚的时序控制如图 10 所示。

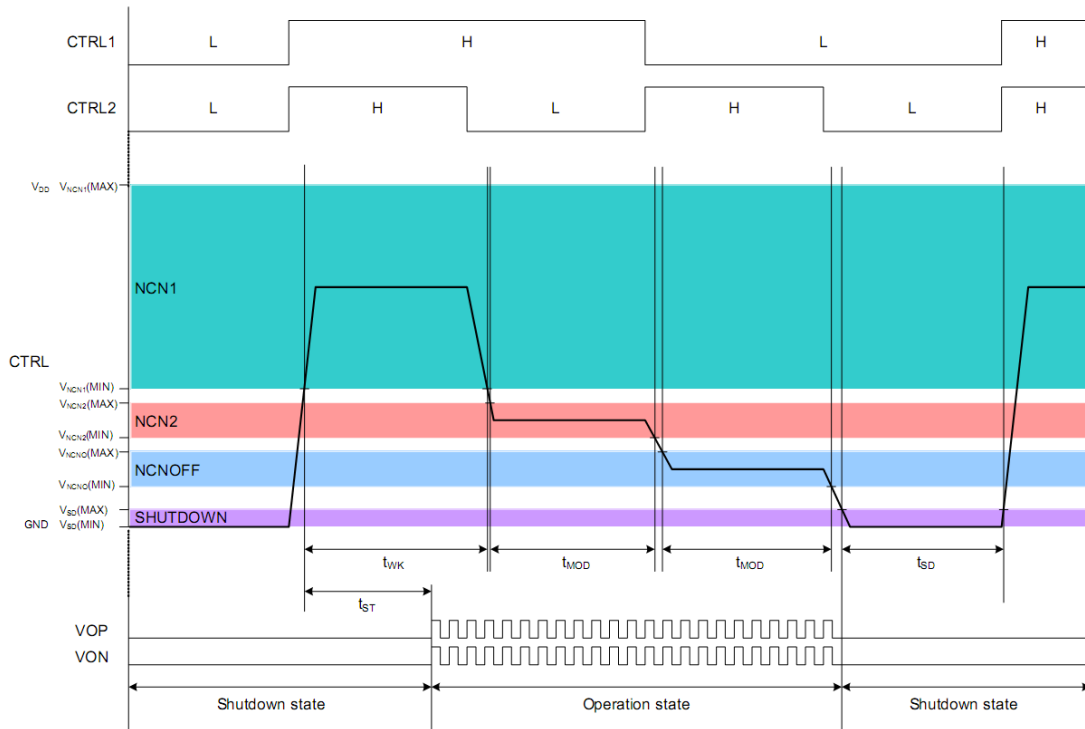


图10 系统工作时序示意图

8.9 效率

NS4145 利用扩展频谱技术充分优化全新 D 类放大器的电路设计，以提高效率。最高可达 90% 的效率更加适合于手机及其他便携式音频产品。

8.10 Bypass 引脚

Bypass 是芯片的模拟参考电平 ($V_{DD}/2$) 引脚。在 VREF 引脚与地之间外接的 $1\mu F$ 电容用来稳定模拟参考电平。

8.11 保护电路

当芯片发生输出引脚与电源或地短路，或者输出之间的短路故障时，过流保护电路会关断芯片以防止芯片被损坏。短路故障消除后，NS4145 自动恢复工作。当芯片温度过高时，芯片也会被关断。温度下降后，NS4145 继续正常工作。当电源电压过低时，芯片同样会被关断，电源电压恢复后，芯片会再次启动。

8.12 应用信息

电源去耦电容

电源端加适当的去耦电容可以确保器件的高效率及最佳的 THD 性能，同时为得到良好的高频瞬态性能，希望电容的 ESR 值要尽量小。一般使用 $1\mu F$ 的陶瓷电容将 V_{DD} 旁路到地。去耦电容在布局上应尽可能的靠近芯片的 V_{DD} 放置。如果希望更好地滤除低频噪声，则需要根据具体应用添加一个 $10\mu F$ 或更大的去耦电容。

输入滤波器

音频信号通过隔直电容输入到 NS4145 的 INP 与 INN。输入电容与内置输入电阻 R_{in} ($25K\Omega$) 构成一个高通滤波器。选用 $C_{in}=0.1\mu F$ ，截止频率为 $f_c = 1/(2\pi R_{in}C_{in}) = 64Hz$ 。

应用中可以选用较小的 C_{in} 电容以滤除从输入端耦合进入的 217Hz 噪声。两个输入电容之间良好的匹配对提升芯片整体性能及噼噗-咔嗒声抑制都有帮助。

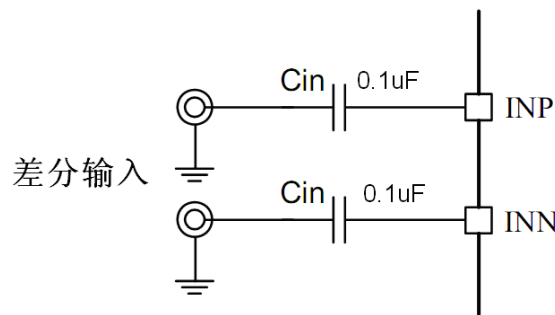


图11 差分输入方式

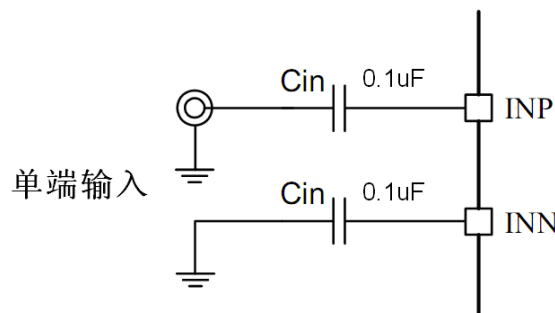


图12 单端输入方式

磁珠与电容

NS4145 在没有磁珠、电容的情况下，对 60cm 的音频线，仍可满足 FCC 标准要求。在输出音频线过长或器件布局靠近 EMI 敏感设备时，建议使用磁珠、电容。磁珠及电容要尽量靠近芯片放置。

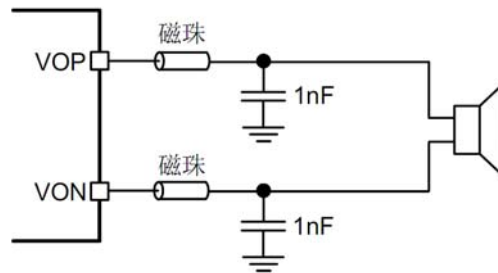


图13 磁珠与电容

8.13 Layout 建议

为了更好的兼容性，建议在 Layout 时，引脚焊盘长度为 0.25mm；散热片宽度为 0.6mm；引脚焊盘和散热片的距离为 0.45mm。图示如下：

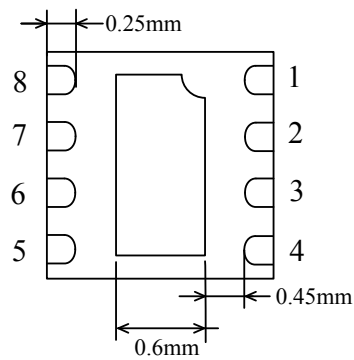


图14 Layout 尺寸建议

9 芯片的封装

9.1 DFN(2×2)-8 封装尺寸图

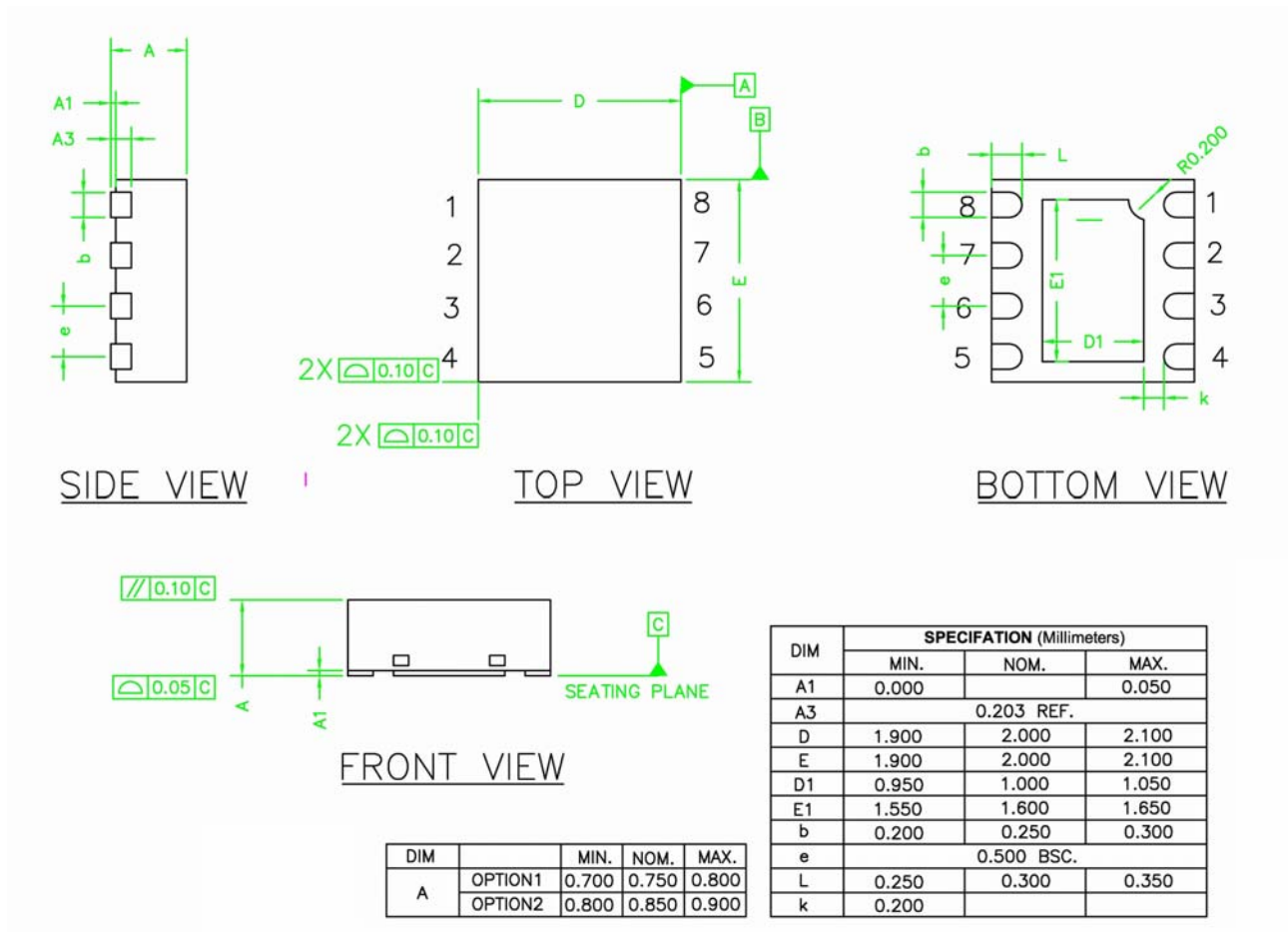


图15 DFN(2×2)-8 封装尺寸图

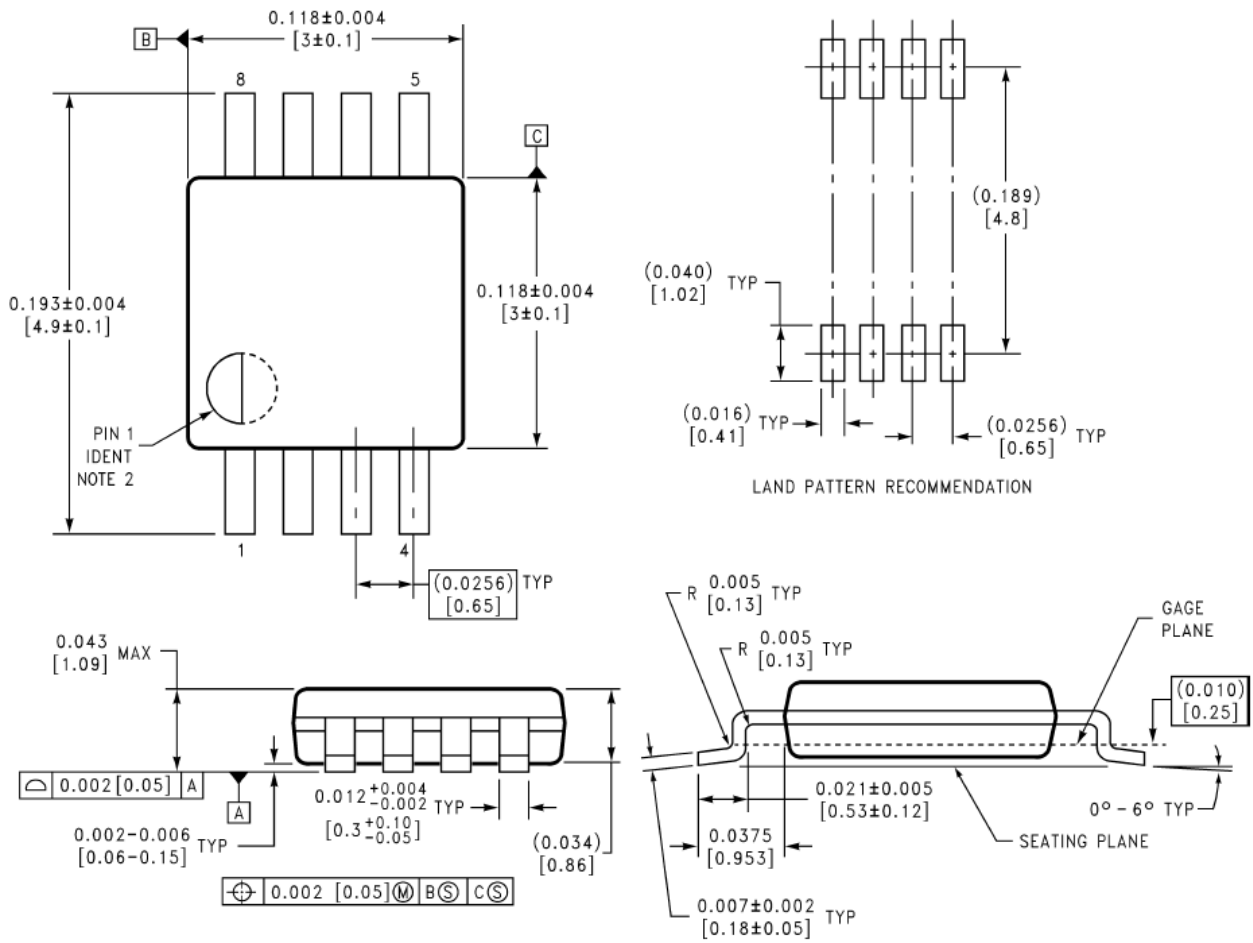
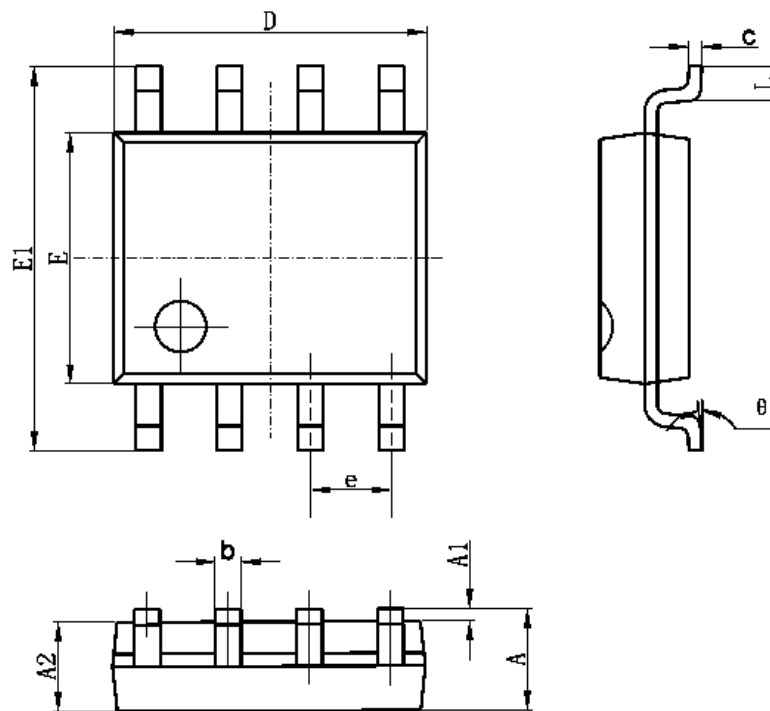
9.2 MSOP-8 封装尺寸图


图16 MSOP-8 封装尺寸图

9.3 SOP-8 封装尺寸图


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

图17 SOP-8 封装尺寸图

声明：深圳市纳芯威科技有限公司保留在任何时间，并且没有通知的情况下修改产品资料和产品规格的权利，本手册的解释权归深圳市纳芯威科技有限公司所有，并负责最终解释。