EG8303芯片用户手册

3W无滤波器单通道D类音频功放

版本变更记录

版本号	日期	描述
V1.0	2012 年 08 月 08 日	EG8303 数据手册初稿

目录

1. 特点 3
2. 概述 3
3. 应用领域 3
4. 引脚 4
4.1. 引脚定义 4
4.2. 引脚描述 4
5. 结构框图 5
6. 典型应用电路 5
6.1 EG8303 典型应用电路图 5
7. 电气特性 6
7.1 极限参数 6
7.2 典型参数 6
7.3 热信息 6
7.4 电气参数 7
8. 应用信息 8
8.1 输入电阻（Ri） 8
8.2 输入电容（Ci） 9
8.3 去耦电容 9
8.4 如何减小 EMI 9
8.5 PCB 布线 10
9. 封装尺寸 11
9.1 SOP8 封装尺寸 11

EG8303 芯片数据手册 V1.0

1.特点

- 电池最大使用效率：1W 为 90%，200mW 为 80%。
- 关断电流小于 1uA。
- 5V 供电和 4Ω 负载的条件下，P=3W,THD=10%。
- 无滤波器，无输出电容和电感，节省空间和成本。
- 极少的外围元器件。
- 无输入时低噪声性能优越。
- 供电电压范围：3.0——5.5V。
- 短路保护
- 热关断保护
- 低 THD+N。
- 封装形式： SOP8 无铅封装。

2.概述

EG8303是3W单声道无滤波器D类音频放大器。高PSRR（电源电压抑制比），差分输入抑制噪声和射频干扰。90%的效率，极小的PCB面积使得EG8303成为手持设备应用的典范，无噗噗声的1ms的快速启动时间也使得EG8303成为掌上电脑应用的理想选择。无滤波器架构的设计取消了输出滤波器，减小了外围元器件数量，节省了PCB面积和系统成本，简化应用设计。

3.应用领域

- 移动电话/智能手机
- MP4/MP3
- GPS
- 电子词典，游戏机保护

4. 引脚

4.1. 引脚定义

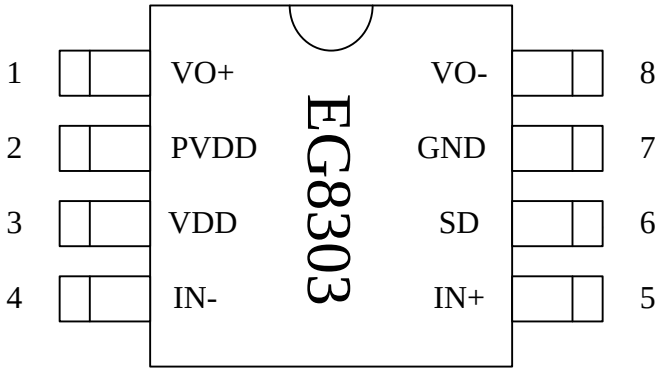


图 4-1. EG8303 管脚定义

4.2. 引脚描述

引脚序号	引脚名称	I/O	描述
1	VO+	O	正端桥式输出
2	PVDD	POWER	功率电源
3	VDD	POWER	模拟电源
4	IN-	I	差分输入负端
5	IN+	I	差分输入正端
6	SD	I	关断控制（低电平有效）
7	GND	GND	模拟地/功率地
8	VO-	O	负端桥式输出

5. 结构框图

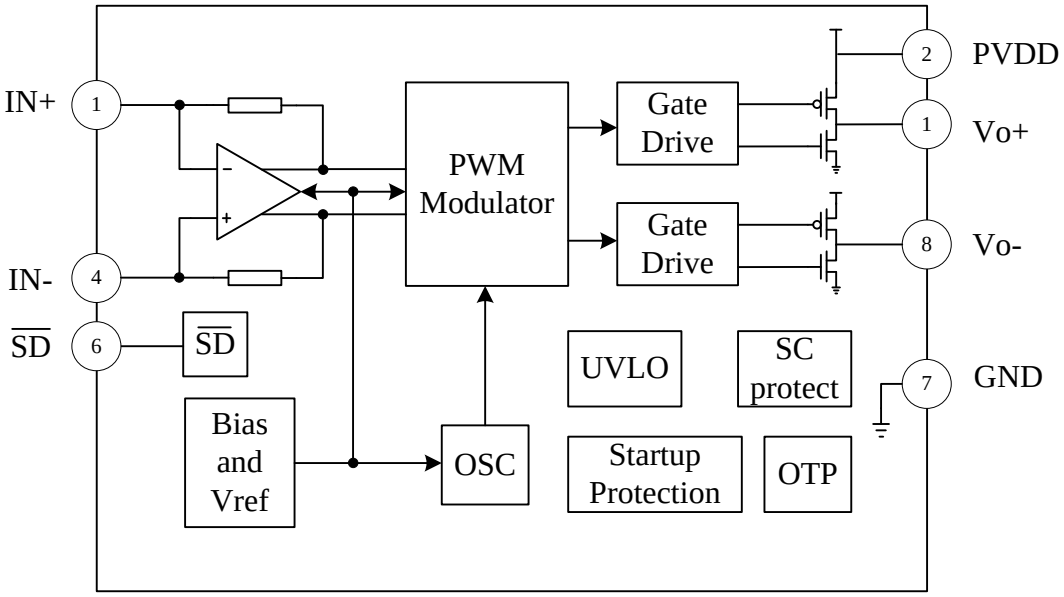


图 5-1. EG8303 结构框图

6. 典型应用电路

6.1 EG8303 典型应用电路图

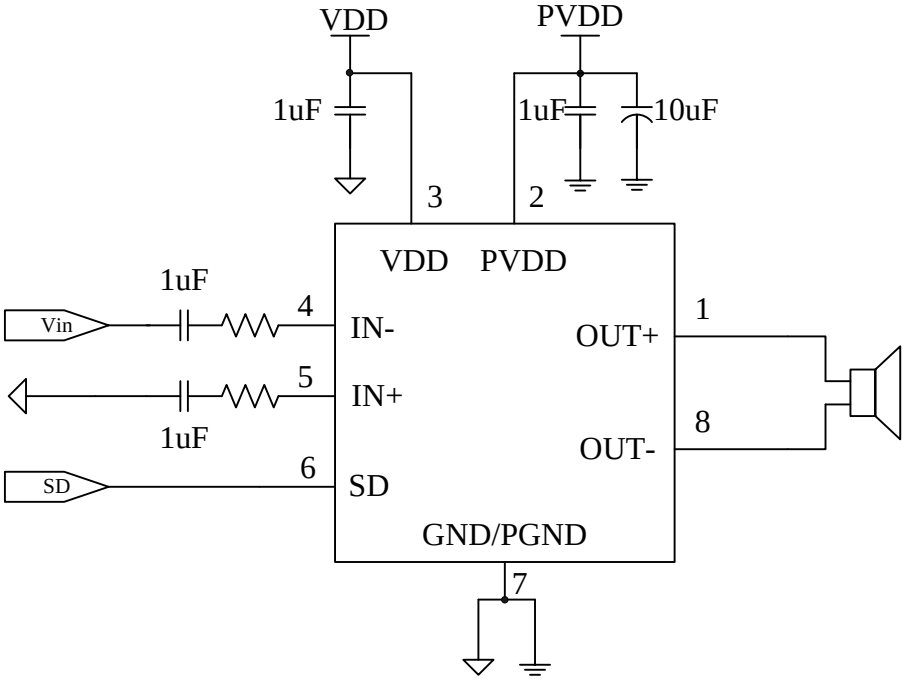


图 6-1. EG8303 典型应用电路图

7. 电气特性

7.1 极限参数

无另外说明，在 TA=25℃条件下

符号	参数名称	测试条件	最小	最大	单位
V_{DD}	工作电压	-	-	6.0	V
V_I	输入电压	-	-0.3	VDD+0.3	V
T_A	工作温度	-	-40	85	℃
T_J	工作结温	-	-40	125	℃
T_{STG}	存储温度	-	-65	150	℃
T_{SLD}	焊接温度	10 秒	-	250	℃

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 TA=25℃

符号	参数名称	测试条件	最小	典型	最大	单位
V_{DD}	电源电压	-	3.0	-	5.5	V
T_A	工作温度	-	-40	-	85	℃
T_J	工作结温	-	-40	-	125	℃

7.3 热信息

无另外说明，在 TA=25℃

符号	参数名称	测试条件	最小	典型	最大	单位
Θ_{JA}	热阻	SOP-8 封装	95	-	110	℃/W
Θ_{JC}	热阻	SOP-8 封装	-	-	110	℃/W

7.4 电气参数

V_{DD}=5V, G_{AIN}=25dB, RL=L(33uH)+R+L(33uH), T=25℃, 除非另外注明

符号	参数名称	测试条件		最小	典型	最大	单位
V_{IN}	工作电压	-	-	3.0	-	5.5	V
P_O	输入功率	THD+N=10%,f=1KHz,RL=4Ω	VDD=5.0V	-	3.3	-	W
			VDD=3.6V	-	1.8	-	
			VDD=3.0V	-	1.25	-	
		THD+N=1%,f=1KHz,RL=4Ω	VDD=5.0V	-	2.66	-	W
			VDD=3.6V	-	1.3	-	
			VDD=3.0V	-	0.93	-	
		THD+N=10%,f=1KHz,RL=8Ω	VDD=5.0V	-	1.95	-	W
			VDD=3.6V	-	0.95	-	
			VDD=3.0V	-	0.7	-	
		THD+N=1%,f=1KHz,RL=8Ω	VDD=5.0V	-	1.48	-	W
			VDD=3.6V	-	0.72	-	
			VDD=3.0V	-	0.52	-	
THD+N	总谐波失真噪声	V_{DD}=5.0V,P_O=0.2W,R_L=8Ω	F=1KHz	-	0.2	-	%
		V_{DD}=3.6V,P_O=0.1W,R_L=8Ω		-	0. 4	-	
		V_{DD}=3.0V,P_O=0.1W,R_L=8Ω		-	0.8	-	
		V_{DD}=5.0V,P_O=0.5W,R_L=4Ω	F=1KHz	-	0.2	-	%
		V_{DD}=3.6V,P_O=0.5W,R_L=4Ω		-	0.4	-	
		V_{DD}=3.0V,P_O=0.1W,R_L=4Ω		-	0.55	-	
G_V	增益	VDD=3.0V to 5.0V	-	-	330KΩ /Ri	-	V/V
PSRR	电源抑制比	VDD=5.0V,Inputs ac-grounded with CIN=1μF	f=217Hz	-	-63	-	dB
			f=1KHz	-	-63	-	
			f=10KHz	-	-50	-	
T_{ON}	启动时间	V_{DD}=3.6V	-	-	1	-	mS
SNR	信噪比	VDD=5.0V,THD=1%, R_L=8Ω	f=1KHz	-	65	-	dB
VN	输出噪声	Inputs ac-grounded	-	-	100	-	μV
η	效率	RL=8Ω,THD=10%	f=1KHz	-	90	-	%

		RL=4Ω,THD=10%		-	86	-	
IQ	静态电流	VDD=5.0V	R_L=8Ω	-	7.58	-	mA
		VDD=3.6V		-	4.65	-	
		VDD=3.0V		-	3.6	-	
ISD	关断电流	VDD=3.0V to 5.0V	V_{SD}=0.3V	-	<2	-	μA
V_{OS}	输出失调电压	VIN=0V, VDD=5V	-	-	10	-	mV
OTP	过温保护	无负载结温	VDD=5.0V	-	150	-	℃
OTH	过温迟滞			-	30	-	
CMRR	共模抑制比	V_{IC}=100V_{PP}	f=1KHz	-	63	-	dB
R_{DSON}	静态漏源极导通电阻	High side PMOS Low side NMOS I=500mA	V_{DD}=5V	-	367	-	mΩ
			V_{DD}=3.6V	-	385	-	
			V_{DD}=3.0V	-	410	-	
fsw	开关频率	VDD=3.0V to 5.0V	-	-	250	-	KHz
V_{IH}	高电平	VDD=5.0V		-	1	-	V
V_{IL}	地电平			-	0.7	-	
I_{LIM}	限制电流	NMOSFET	VDD=3.0V	-	2	-	A
		PMOSFET		-	1.86	-	

8. 应用信息

8.1 输入电阻（Ri）

输入电阻设定放大倍数，增益表达式如下：

$$G_{AIN} = \frac{2\times 165K\Omega}{Ri}$$

在全差分放大器中电阻的匹配非常重要。输出结果取决于匹配电阻的比值。如果电阻不匹配，CMRR,PSRR 和消除二次谐波失真的性能都将减弱。因此，推荐使用 1%精度或更精准的电阻保证性能最好。匹配性比减小误差更重要，如果匹配，可以使用大于 1%误差的电阻。输入电阻放置时应靠近 EG8303 以限制噪声从高阻抗端注入。

为了达到最佳性能，放大倍数应该设置为 2×（Ri=16.5K）或者更低。较小的增益使得 EG8303 处于最佳工作状态。而且，输入保持较高的电压可以减小噪声对输入的影响。较大的 Ri 可以使噼噗声最小化。

8.2 输入电容（Ci）

在典型应用中，输入电容 Ci 的存在允许放大器的输入信号存在适当的直流偏置。在这个情形下，Ci 和最小的阻抗 Ri 构成高通滤波器，该滤波器的转角频率由下式决定：

$$fc=\frac{1}{2\prod RiCi}$$

Ci 的参数值选择非常重要，它直接影响电路的低频特性。举个了例子，当 Ri 为 100KΩ，要求低频响应只有 40Hz。如下方程所示：

$$Ci=\frac{1}{2\prod fcCi}$$

考虑到输入电阻的变化，Ci 的值为 0.2mF，所以可能的取值范围为 0.22mF 到 1.0mF。更进一步还要考虑输入源信号从输入网络（Ri+Rf，Ci）传输到负载时该电容的泄漏。

这个泄漏电流在放大器的输入端产生直流偏移电压，导致有效的幅度空间减小，尤其是在高增益应用下。因此，低泄漏的钽电容或陶瓷电容是最佳选择。当使用极性电容，在 DC 电平被举到 VDD/2 的大多数应用中电容的正端应该面向放大器的输入。请注意确认电容极性的重要性。

8.3 去耦电容

EG8303 是高性能 CMOS 音频功率放大器，需要供电电源充分的去耦确保输入总谐波失真（THD）尽可能的低。电源去耦也能防止由于放大器和喇叭之间的长引线引起的震荡。

针对电源线上的不同类型的噪声选择使用不同类型的电容来取得最优的去耦性能。对于更高频的毛刺尖峰则选择低等效串联电阻的陶瓷电容，典型值 1uF,放置在尽可能靠近芯片的 VDD 引脚。为了滤除更低频的噪声信号，推荐在功放的附近放置 10uF 或更大的铝电解电容。

8.4 如何减小 EMI

大多数应用方案需要铁氧体滤波器来减小 EMI。如图 8-1 所示。

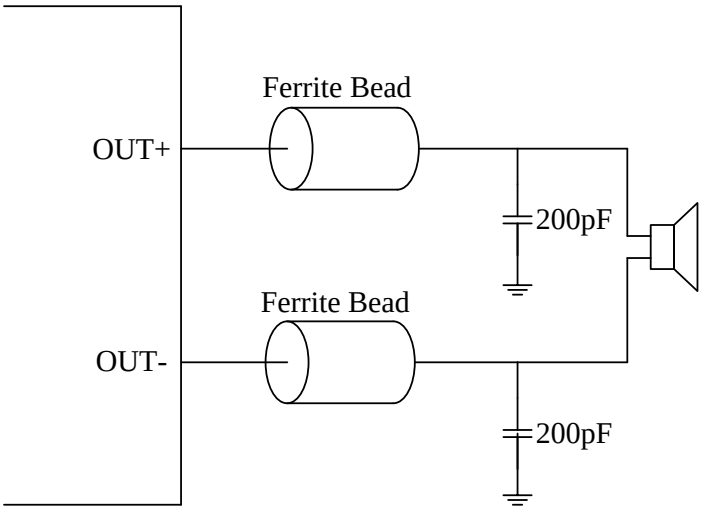


图 8-1. 使用磁珠滤波器减小电磁辐射

铁氧体滤波器可以有效减小 1MHz 以及以上的电磁辐射。在高频率时选择高阻抗的，而在低频率时应选择低阻抗的磁珠。

8.5 PCB 布线

1 地线：

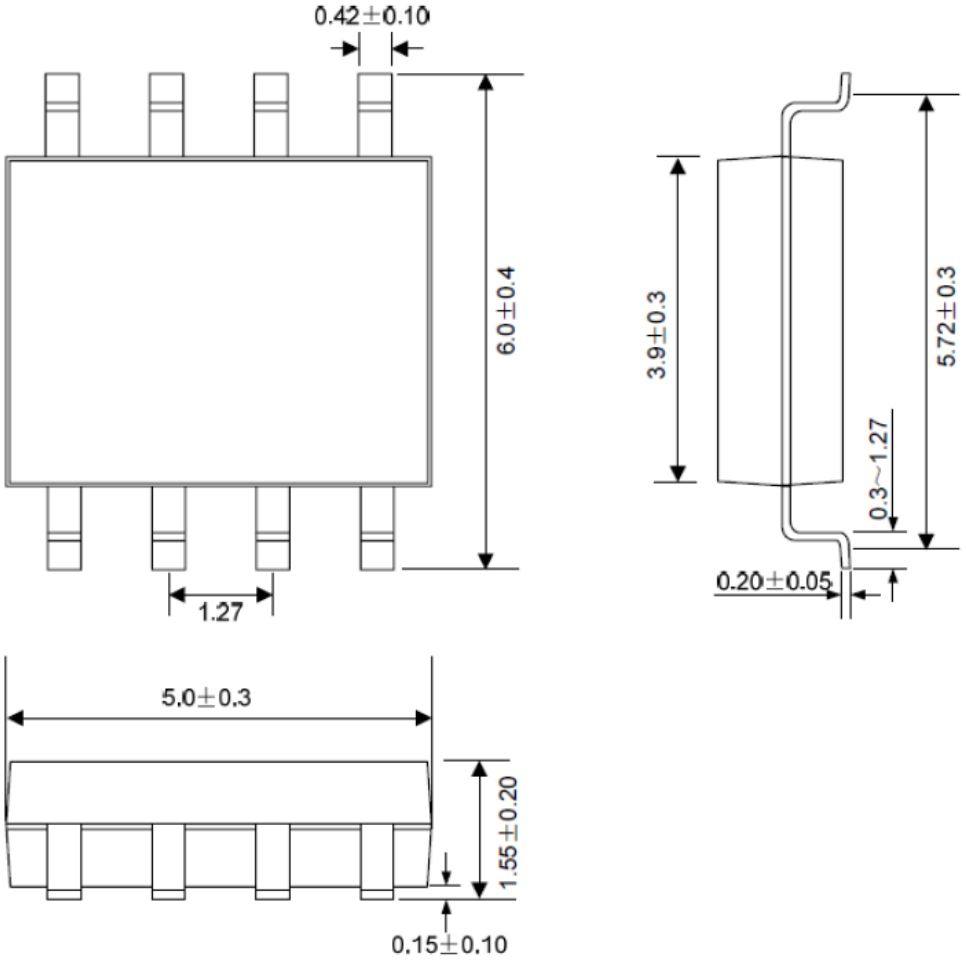
我们推荐铺地或单点接地。不要用一跟线直接连接功率地与模拟地。输出功率级的噪声电流需要回流到输出噪声信号地和其他任何地方。这些电流流传到其他地方，很有可能进入电源，信号地等等。更糟糕的是，它可能形成环而辐射噪声。这些都将导致放大器的性能降低。各个通道 D 类开关噪声电流的回路需要独立的功率地引脚。输出噪声地线必须单点连接到电源地。输入信号，参考信号等都需要合适的地线回路，这些地连接到信号元件和地线引脚，然再连接到系统参考地。

2 电源线

和地线相同，VDD 和 PVDD 需要分开走线，到系统供电电源端再相接。推荐所有的走线尽可能的短且紧凑。

3 器件布局

高频 1uF 的解耦电容应该尽可能的靠近电源引脚（AVDD 或 PVDD）。大电解电容则放置在 EG8303 的 PVDD 引脚附近。输入电阻和电容需要十分靠近输入引脚。为了有最好的 EMI 特性 EMI 滤波器应当尽可能的靠近输出端，并且，滤波器使用的电容应该连接到功率地。

9.封装尺寸

9.1 SOP8 封装尺寸